研究成果報告書

(国立情報学研究所の民間助成研究成果概要データベース・登録原稿)

研究テーマ (和文) AB		ヒッグス機構解明に向けての SOI 技術を用いたシリコン検出器開発						
研究テーマ (欧文) AZ		Development of SOI silicon detector for resolving Higgs mechanism						
研究氏	ከタカナ cc	姓)ハナガキ	名)カズノリ	研究期間 в	2009 ~ 2010 年			
	漢字 CB	花垣	和則	報告年度 YR	2011 年			
表名 者	□-マ字 cz	Hanagak i	Kazunor i	研究機関名	大阪大学			
研究代表者 cp 所属機関・職名		大阪大学大学院理学研究科・准教授						

概要 EA (600字~800字程度にまとめてください。)

本研究の目的は、質量の起源と考えられているヒッグスボソンの探索、および、ヒッグスボソンとクォークとの間の湯川結合定数測定に使用する高精度荷電粒子飛跡検出器の開発である。将来計画では、より高い放射線耐性、より高い位置測定精度の実現が必須と考えられている。そこで、次世代の検出器として、SOIと呼ばれる技術を使った新しいタイプのシリコン検出器開発を目指した。

SOI は Silicon On Insulator の略であり、シリコンの表面に酸化層を形成、その上にさらにシリコン層を形成、信号 読み出し用の ICを作り込む技術である。産業界では ICを作る技術として広く使われているが、この場合、酸化層の下のシリコンは単なる支持基板として使われている。そのシリコンに逆バイアス電圧をかけることで粒子検出用のセンサーとしての働きを持たせるのが、粒子検出器としての応用で、これまでに粒子を検出できることは確認されていた。しかし、実用化へ向けての最大の問題は、シリコンセンサーに逆バイアス電圧をかけることで生じるバックゲート効果と呼ばれる現象であった。逆バイアス電圧による電場で、酸化層上の IC 制御が不能になり、この問題の解決が実用化に向けての壁であった。

この問題に対処するために、P-Well を酸化層下に打ち込み(Buried P-Well)、そこを電位ゼロに保つことで逆バイアス電圧による電場が IC に及ぼす影響を避けることが試みられた。本研究では、計数型ピクセル検出器のプロトタイプの性能評価を様々な角度から行った。センサー部のダイオード特性などのアナログ特性をまずは精査し、その後、粒子の入射位置情報を読み出すためのデータ収集システムを開発。そのシステムを用いて、可視光、X 線、そしてβ線に対する検出器の応答を調査した。その結果、Buried P-Well によりバックゲート効果が十分抑制されていることを確認した。

キーワード FA	ヒッグスボソン	シリコン検出器	S01	バックゲート効果

(以下は記入しないでください。)

助成財団コード тд			研究課題番号 🗚					
研究機関番号 AC			シート番号					

多	発表文献(この研究を発表した雑誌・図書について記入してください。)									
雑誌	論文標題GB									
	著者名 GA		雑誌名 GC							
	ページ GF	~	発行年 GE				巻号 GD			
雑	論文標題GB									
誌	著者名 GA		雑誌名 GC							
	ページ GF	~	発行年 GE				巻号 GD			
雑誌	論文標題GB									
	著者名 GA		雑誌名 GC							
	ページ GF	~	発行年 GE				巻号 GD			
図	著者名 на									
書	書名 HC									
	出版者 нв		発行年 HD				総ページ HE			
図書	著者名 HA									
	書名 HC									
	出版者 HB		発行年 HD				総ページ HE			

欧文概要 EZ

The purpose of this research is to develop a precise tracking device to be used for the future experiment aiming to search for a Higgs boson and measure the Yukawa couplings. In such a future experiment, the detector which is more rad-hard with higher position resolution is thought be needed. To meet the requirement, we try to develop a silicon detector using SOI technology.

Silicon On Insulator (SOI) technology is widely used in the industry to process IC on silicon wafer. However, the silicon under the oxide layer is solely used as a substrate in such application. In the application to the particle tracking device, we apply reversed bias voltage to the silicon layer under the oxide layer, resulting in the silicon layer working as the sensor to the incident particle. The principle of the detector had been proved, but the so-called back-gate effect, where the IC does not work anymore because of the electric field generated by the reversed bias voltage, was the biggest issue to resolve for the actual application as the detector.

In order to reduce the back-gate effect, P-Wells are implanted under the oxide layer to some prototype detectors. This aimed to weaken the electric field by the reversed bias voltage by keeping the implanted P-Well to zero potential by grounding. In our research, we performed various testing for the protoype of counting pixel detector. The analog performance was characterized first. Then the data acquisition (DAQ) system to reach out the signal was developed. Using this DAQ system, the response to visible light, X-ray, and beta-ray were carefully measured. By these measurements, we confirmed that the buried P-Well is effective to reduce the back-gate effect.